

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開2002-134651

(P2002-134651A)

(43)公開日 平成14年5月10日(2002.5.10)

(51)Int.Cl. <sup>7</sup>	識別記号	F I	テマコード <sup>*</sup> (参考)
H 0 1 L 23/12	5 0 1	H 0 1 L 23/12	5 0 1 C
			5 0 1 P
B 2 3 K 1/00	3 3 0	B 2 3 K 1/00	3 3 0 E
// B 2 3 K 101:42		101:42	

審査請求 有 請求項の数12 O L (全 7 頁)

(21)出願番号 特願2001-38896(P2001-38896)  
(22)出願日 平成13年2月15日(2001.2.15)  
(31)優先権主張番号 8 9 1 2 1 1 6 2  
(32)優先日 平成12年10月11日(2000.10.11)  
(33)優先権主張国 台湾 (TW)

(71)出願人 500527188  
ユナイテッド テスト センター インコ  
ーポレイテッド  
台湾、シンーチュウ、サイエンスーベース  
ド インダストリアル パーク、3、リー  
ーシン ロード、ナンバー 2  
(72)発明者 ジンチュアン パイ  
台湾、タイペイ、サンチュン、チュンチェ  
ン エヌ、ロード、レーン 394、アレイ  
6、ナンバー 5、4 エフ。  
(74)代理人 100077665  
弁理士 千葉 剛宏 (外1名)

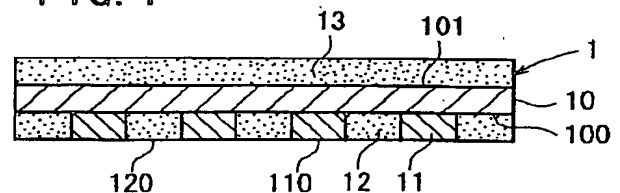
(54)【発明の名称】 ベースレス半導体装置およびその製造方法

(57)【要約】

【課題】全体の厚さと面積を効果的に減少したベースレス半導体装置およびその製造方法を提供する。

【解決手段】電子素子および電子回路を有する半導体チップ10の作用面100に、これらの電子素子および電子回路を外部装置に電氣的に接続するために導電部材として接続バンプ11を設け、この作用面100に接続バンプ11が端部110を露出するように第1の樹脂体12で被覆し、接続バンプ11の端部110と、第1の樹脂体12の外側表面120が同一の平坦面になるようにする。

FIG. 1



## 【特許請求の範囲】

【請求項 1】電子素子および電子回路を布設した作用面と、この作用面反対側にある非作用面を有する半導体チップと、

前記半導体チップの前記作用面に配設されて前記半導体チップの電子素子および電子回路に電気的に接続されて、前記電子素子および電子回路を外部と電気的に接続するための複数の導電部材と、

前記半導体チップの作用面に形成され、前記作用面を外部から気密的に隔離すると共に、各導電部材の端部を平坦面にして露出させ、前記導電部材の露出端部の平坦面と同一平面になる平坦な外側表面を有する第 1 の樹脂体と、

前記半導体チップの非作用面に形成する第 2 の樹脂体とを備えたことを特徴とするベースレス半導体装置。

【請求項 2】前記第 2 の樹脂体上に粘設された放熱シートを含むことを特徴とする請求項 1 に記載のベースレス半導体装置。

【請求項 3】前記導電部材が導電性金属で作製された接続バンプであることを特徴とする請求項 1 に記載のベースレス半導体装置。

【請求項 4】前記導電部材が導電性金属で作製された半田ボールであることを特徴とする請求項 1 に記載のベースレス半導体装置。

【請求項 5】前記第 1 の樹脂体および第 2 の樹脂体が樹脂化合物であることを特徴とする請求項 1 に記載のベースレス半導体装置。

【請求項 6】電子素子および電子回路を備えた作用面の反対側に非作用面を備える半導体チップを複数形成するウエハーを準備し、

前記複数の半導体チップのそれぞれの前記作用面に前記電子素子および電子回路に電気的に接続される導電部材を複数配設し、

前記半導体チップの作用面を外部から気密に隔離するように被覆し、前記導電部材の端部を平坦面にして露出させ、この導電部材の端部の平坦面と同一平面になる外側表面を有する第 1 の樹脂体を形成し、

前記半導体チップの非作用面を被覆する第 2 の樹脂体を形成し、

第 1 の樹脂体と第 2 の樹脂体で被覆された複数の半導体チップからなるウエハーをダイシング手段で切断して分割する手順を含むことを特徴とするベースレス半導体装置の製造方法。

【請求項 7】前記導電部材が導電性金属で作製されたコネクティングバンプであることを特徴とする請求項 6 に記載のベースレス半導体装置の製造方法。

【請求項 8】前記導電部材が導電性金属で作製された半田ボールであることを特徴とする請求項 6 に記載のベースレス半導体装置の製造方法。

【請求項 9】前記第 1 の樹脂体を前記半導体チップの作

用面上に形成した後、前記第 1 の樹脂体および導電部材に対して平坦化研磨を行うことによって、前記第 1 の樹脂体の厚さおよび導電部材の高さを低減させることを特徴とする請求項 6 に記載のベースレス半導体装置の製造方法。

【請求項 10】前記第 1 の樹脂体および導電部材の平坦研磨後、前記半導体チップの非作用面に平坦化研磨を施して、チップの厚さを薄くすることを特徴とする請求項 9 に記載のベースレス半導体装置の製造方法。

【請求項 11】前記第 2 の樹脂体を半導体チップの非作用面に形成した後、第 2 の樹脂体に対して平坦化研磨を施すことによって、前記第 2 の樹脂体の厚さを薄くすることを特徴とする請求項 6 に記載のベースレス半導体装置の製造方法。

【請求項 12】前記ダイシング手段で切断分離後に放熱シートを前記第 2 の樹脂体上に粘接することを特徴とする請求項 6 に記載のベースレス半導体装置の製造方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、ベースレス半導体装置に関し、特に、半導体チップをアレー状に配置された複数の導電部材を介して、外部との電気的接続を行うようにしたベースレス半導体装置に関する。

## 【0002】

【従来の技術】従来から、例えば、NB (note book) 型パソコン、個人用デジタル助手 (personal digital assistants, PDA) 携帯電話機、またはセットトップボックス (set-top box) 等の軽量化、小型化の要求に応じて、組立部品の整合技術向上に頼るほか、内装部品の体積、厚さまたは重量の軽減が行われている。従って、電子製品の核心部材である半導体装置における装置自体の高さおよび大きさをより小さくすることは、業界全体の課題となっている。

【0003】現状の半導体装置は、従来のリードフレームをチップ載置用基板に設けてなったリードフレームベースパッケージ (leadframe based package) からボールグリッドアレイ (ball-grid array, BGA) 半導体装置が開発され、さらに BGA 半導体装置からチップスケールパッケージ (chip-scale package, CSP) になって、半導体装置の寸法縮減に顕著な成果が得られた。しかし、この CSP 装置においてもなお数多くの問題が残されている。例えば、CSP 装置におけるチップの電極を、ボンディングワイヤ (bonding wire) でベースとの電気的接続を行う場合、ボンディングワイヤがチップの周縁から基板へ輻射状に外側へ延在するので、ワイヤループ (wire loop) の高さ、および基板への面積を占めるワイヤのボンディング面積が、当該 CSP 装置の高さおよび平面寸法減少の制約要因となり、また、CSP 装置のチップがフリップチップ (flip chip) 技術によって基板との電気的接続が行われる場合、チップと基板

とを電氣的に接続する半田バンプ (solder bump) 自体にも一定の高さがあり、チップと、基板および基板底部に植設された半田ボール (solder ball) 等の高さが C S P 装置の全体の高さを効果的に低減することの障害となっている。なお、フリップチップ技術でチップと基板を電氣的に接続する C S P 装置は、フリップチップ技術の実施による封止原価を増加させ、且つ、製造工程が複雑であり、往々にして理想的な製品歩留りが得られない。また、従来の技術はチップをマウントするための基板を使用するので、全体の高さが嵩高になる他に、基板のコストが加わって、C S P 装置の製造原価を効果的に軽減することができなくなると共に、C S P 装置のチップと、基板およびチップを被覆する樹脂材の熱膨張係数 (coefficient of thermalexpansion, C T E) の差異により C S P 装置を封止工程、信頼性テスト或いは使用時の温度変化のためにチップに顕著な熱応力が発生し、反り (warpage) または剥離 (delamination) 現象を起し、製品の信頼性および使用性に悪影響を与える。

【0004】

【発明が解決しようとする課題】本発明は、前述の問題に鑑みてなされたものであって、全体の厚さと面積を効果的に縮減したベースレス半導体装置を提供することを目的とする。

【0005】本発明の別の目的は、チップ載置基板を不要として製造原価を低減したベースレス半導体装置を提供することである。

【0006】本発明の他の目的は、優異な加工平面度を備え、外部装置との電気接続品質を確保することができるベースレス半導体装置を提供することである。

【0007】本発明のさらに別の目的は、十分な機械強度を備え、反り、または剥離現象の発生を回避することができるベースレス半導体装置を提供することである。

【0008】また、本発明のさらに別の目的は、製造工程を簡略化し、且つ、原価の低いベースレス半導体装置の製造方法を提供することである。

【0009】本発明のさらに別の目的は、ウエハーレベル (wafer level) の電気および機能性テストにより、封止と検査を同一の工程にて完成することができるベースレス半導体装置の製造方法を提供することである。

【0010】

【課題を解決するための手段】上記の目的を達成するために、本発明のベースレス半導体装置は、電子素子および電子回路を布設した作用面と、この作用面反対側にある非作用面を有する半導体チップと、前記半導体チップの前記作用面に配設されて前記半導体チップの電子素子および電子回路に電氣的に接続されて、前記電子素子および電子回路を外部と電氣的に接続するための複数の導電部材と、前記半導体チップの作用面に形成され、前記作用面を外部から気密的に隔離すると共に、各導電部材の端部を平坦面にして露出させ、前記導電部材の露出端

部の平坦面と同一平面になる平坦な外側表面を有する第1の樹脂体と、前記半導体チップの非作用面に形成する第2の樹脂体とを備えたことを特徴とする。

【0011】また、前記第2の樹脂体上に粘設された放熱シートを含むことを特徴とする。

【0012】また、前記導電部材が導電性金属で作製された接続バンプであることを特徴とする。

【0013】また、前記導電部材が導電性金属で作製された半田ボールであることを特徴とする。

【0014】また、前記第1の樹脂体および第2の樹脂体が樹脂化合物であることを特徴とする。

【0015】また、本発明によるベースレス半導体装置の製造方法は、電子素子および電子回路を備えた作用面の反対側に非作用面を備える半導体チップを複数形成するウエハーを準備し、前記複数の半導体のそれぞれの前記作用面に前記電子素子および電子回路に電氣的に接続される導電部材を複数配設し、前記半導体チップの作用面を外部から気密に隔離するように被覆し、前記導電部材の端部を平坦面にして露出させ、この導電部材の端部の平坦面と同一平面になる外側表面を有する第1の樹脂体を形成し、前記半導体チップの非作用面を被覆する第2の樹脂体を形成し、第1の樹脂体と第2の樹脂体で被覆された複数の半導体チップからなるウエハーをダイシング手段で切断して分割する手順を含むことを特徴とする。

【0016】そして、前記の製造方法において、前記導電部材が導電性金属で作製されたコネクティングバンプであることを特徴とする。

【0017】また、前記導電部材が導電性金属で作製された半田ボールであることを特徴とする。

【0018】また、前記第1の樹脂体を前記半導体チップの作用面上に形成した後、前記第1の樹脂体および導電部材に対して平坦化研磨を行うことによって、前記第1の樹脂体の厚さおよび導電部材の高さを低減させることを特徴とする。

【0019】また、前記第1の樹脂体および導電部材の平坦研磨後、前記半導体チップの非作用面に平坦化研磨を施して、チップの厚さを薄くすることを特徴とする。

【0020】また、前記第2の樹脂体を半導体チップの非作用面に形成した後、第2の樹脂体に対して平坦化研磨を施すことによって、前記第2の樹脂体の厚さを薄くすることを特徴とする。

【0021】また、前記ダイシング手段で切断分離後に放熱シートを前記第2の樹脂体上に粘接することを特徴とする。

【0022】

【発明の実施の形態】図1は、本発明の実施の形態1における半導体装置1の断面図である。なお、本実施例の前記半導体装置1は、シリコンウエハーを複数のエリアに区画して、各エリア毎に1つが形成される。以下、区

画された1つのエリアのウエハー体をチップ10と称する。1つのチップ10について、本発明の半導体装置1の構造を説明する。図1に示すように、前記半導体装置1は、表面である作用面100およびこの作用面100に対して反対側の面である非作用面101を備えるチップ10を含み、前記作用面100上には複数の電子部品となる素子および電子回路が設けられている。そしてこれらの電子部品および電子回路を接続するための複数の導電部材とするボンディングパッドや接続点（図示しない）を導電性金属で作製された複数の接続パンプ11を従来の印刷方式で植え付ける。なお、前記接続点は、前記作用面100上に形成するボンディングパッド、導電トレース（conductive trace）や接続電極を電氣的に接続した接続端子となる、即ち接続パンプ11をチップ10の作用面100の接続に植え付けることで、前記チップ10の各部品や回路が接続パンプ11に電氣的に接続され、この接続パンプ11を介して前記チップ10が外部の装置に電氣的に接続されるようになる。なお、前記ボンディングパッド或いは、接続パッドおよび接続パンプ11の形成は、周知の技術である故、その詳細な説明を省略する。

【0023】次に、前記チップ10の作用面100上に、周知のエポキシ樹脂等の樹脂化合物で第1の樹脂体12を形成し、前記第1の樹脂体12によって、チップ10の作用面100と外部を気密隔離して、外部の湿気または汚染物がチップ10の作用面100上に侵入することを防止する。前記第1の樹脂体12は、前記接続パンプ11を被覆し、各接続パンプ11の端部110を第1の樹脂体12の外側表面120から露出させ、且つ、各接続パンプ11の端部110と第1の樹脂体12の外側表面120が同一平面になるように形成する。従って、前記半導体装置1は、前記接続パンプ11を介してプリント基板の外部装置（図示なし）の電氣的に接続することができる。また、これによって、前記第1の樹脂体12の外側表面120と接続パンプ11の端部110が確実に平坦度を備える平面を構成し、前記半導体装置1を周知の表面粘着技術（SMT）またはリフロー（reflow）技術等で外部装置上に電氣的に接続する場合、接続パンプ11を介して効果的に外部装置上の対応する接続箇所と連続させることができる。さらに、第1の樹脂体12の温度膨張係数（CTE）と一般外部装置（プリント基板等）の熱膨張係数とに大きな差異がない故、表面粘着またはリフロー作業にて、半導体装置1と外部装置とを電氣的に接続する場合、熱膨張係数の差異による影響を大幅に低減することができ、また、前記接続パンプ11の端部110が平坦面を呈する故、検査工程におけるテスト作業においてテストプローブ（testprobe）を確実に接触させることができるので、試験精度の向上となる。

【0024】第2の樹脂体13は、チップ10の非作用

面101上に形成され、前記第1の樹脂体12に対向してチップ10をその間に挟持する。このサンドイッチ式の構成によって、チップ10に適当な支持力を与え、如何なる使用条件においても、前記半導体装置1に十分な構成強度を持たせる。また、前記チップ10の上下に設けられた第2の樹脂体13および第1の樹脂体12を同一の樹脂体化合物で形成したので、両者が温度変化によるチップ10に発生する熱応力が相殺されて、チップ10の反り、または剥離現象の発生を防止することができ、製品歩留りと信頼性向上に役立つ。

【0025】よって、本発明の半導体装置1は、ベースレスまたはフレームレスで使用することが可能である故、製造原価の削減と、工程簡略化になり、全体の高さを低下させて薄型の要求を満足させ、装置自体の面積をチップ10と略同じ大きさに縮減する。なお、封止完成品を直接外部装置上に設置結合して、外部基板との連結でフリップチップ（flip chip）型半導体装置として使用することも可能である。

【0026】なお、半導体装置1の構造強度を向上し、放熱効果を改善するため、図2に示すように第2の樹脂体13上に放熱シート14を接着することが可能である。前記放熱シート14は、直接第2の樹脂体13上に粘着され、放熱シート14の厚さ、形状および大きさ等を限定する必要もなく、需要に基づいて設定すればよい。

【0027】なお、上述の半導体装置1はシリコンウエハーを複数に区画したエリアにそれぞれ形成された後、ダイシングによって固別体に分割されることは従来の技術と同一であるので説明を省略する。

【0028】図3は、本発明の実施の形態2における半導体装置2の断面図である。本実施の形態2の半導体装置2は、その殆どが前記実施の形態1と同じであり、差異は実施の形態1の接続パンプ11を半田ボール21に置換したのみである。前記半田ボール21は、周知のものであり、周知の植球技術でチップ20の作用面200上に植え付ける。また、前記半田ボール21を第1の樹脂体22で被覆した後、前記第1の樹脂体22の端部210を露出させ、端部210を平坦化するために、水平研磨で第1の樹脂体22部分を研磨して第1の樹脂体22の厚さと半田ボール21の高さを低減させて、図3に示すように、半田ボール21の端部210の露出面と第1の樹脂体22の外側表面220が同一の平面になるように形成する。

【0029】図4～図10は、本発明の実施の形態2における半導体装置の製造方法に係る工程を示す説明図である。本発明の製造方法は、複数の半導体素子（ダイ）を、区画されたボンディングから封止までの工程を行うようにしたので、前記実施例との混乱を避けるため、各素子に新たな符号を付与して説明する。

【0030】図4に示すように、作用面300およびそ

れに対向する非作用面 301 を備えるウエハー 30 を準備する。前記ウエハー 30 は、図中、破線で示す複数のエリアに区画され、各エリアを 1 個のチップに割り当ててそれぞれの半導体装置を作成した後にこの破線に沿ってダイシングを行って分割して、複数の個別の半導体装置が形成されるようにしている。

【0031】周知の植球技術で複数の半田ボール 31 を、図 5 に示すように前記ウエハー 30 の作用面 300 上の各エリアに植え付け、それぞれ半田ボール 31 をウエハー 30 の各エリアの作用面に設けられた電子素子、電子回路に電気的に接続する。

【0032】その後、図 6 に示すように、エポキシ樹脂で構成する第 1 の樹脂体 32 をウエハー 30 の作用面 300 上に形成し、前記作用面 300 と外部とを気密隔離すると共に、前記半田ボール 31 を被覆する。この形成法式は、一般の印刷手順あるいは粘着方式で行われる。

【0033】なお、図 7 は、研磨機 P で前記第 1 の樹脂体 32 および半田ボール 31 を研磨で平坦化し、第 1 の樹脂体 32 の厚さおよび半田ボール 31 の高さを所定値までに低下させ、研磨終了後の前記半田ボール 31 の端部 310 を前記第 1 の樹脂体 32 から露出するように形成し、且つ、前記端部 310 と第 1 の樹脂体 32 の外側表面 320 が同一の平面になるようにする。しかし、このステップにおいて、前記半田ボール 31 が前記接続パンプで置換される場合、披露工程において前記接続パンプ形成時の高さ第 1 の樹脂体 32 の厚さを適宜に制御すれば、その後の研磨処理を省略することができる。

【0034】図 8 に示すように、第 1 の樹脂体 32 形成後、ウエハー 30 には第 1 の樹脂体 32 に十分な支持性が与えられるので、前記ウエハー 30 の非作用面 301 を研磨機 P で水平研磨して前記ウエハー 30 の厚さを薄くすることができると共に、ウエハー 30 に亀裂は発生せず、作用面 300 上の電子素子と電子回路を傷つけることもなく、封止完了後の製品の全体の高さがさらに低下される。しかし、ウエハー 30 工程における技術が前記ウエハー 30 の形成において必要厚さ、またはウエハー 30 自体が既に十分に薄いもので製品薄型化の要求に影響しない場合は、この非作用面 301 を研磨するステップを削除する。

【0035】図 9 は、前記ウエハー 30 の非作用面 301 上にエポキシ樹脂の第 2 の樹脂体 33 を形成する。この場合の形成厚さは、第 1 の樹脂体 32 と共に十分な構成強度を前記ウエハー 30 に与えるように制御する。若し、使用される材料またはウエハー 30 表面上に配設される素子によって、第 2 の樹脂体 33 の厚さを所定値に制御できない場合は、研磨処理で薄型化する。

【0036】図 10 において、ダイシング装置を用いて、前述の破線に沿って封止済みのウエハー 30 を切断して、前記第 1 の樹脂体 32、ウエハー 30 および第 2 の樹脂体 33 で構成された結合体のそれぞれの個別の半

導体装置 3 を得る。

【0037】なお、図 9 に示す第 2 の樹脂体 33 の成型ステップが終了した時点で、第 1 の樹脂体 32、ウエハー 30 および第 2 の樹脂体 33 で構成された結合体をダイシング装置で前述の破線に沿って所定の深さに切込んで溝を形成して、不完全切断にしてもよい。この場合、各切込み溝の深さは、第 1 の樹脂体 32 およびウエハー 30 のみを切断、または、ウエハー 30 および第 2 の樹脂体 33 のみを切断してウエハー 30 の 1 個分を 1 バッチとして検査工程に移し、検査工程で半導体装置 3 に対する電気および機能テストを行う。この場合、不完全切断状態の半導体装置 3 のそれぞれのチップユニットは切込み溝で互いに隔離された非連結状の単体である故、高周波テストにおいてもクロストーク (cross talk) を発生することがなく、試験の信頼性に影響しない。また、第 2 の樹脂体 33 をウエハー 30 の非作用面 301 上に形成する前に、ウエハー 30 のみを切断して、前記の不完全切断を実施することも可である。この場合、第 2 の樹脂体 33 を形成した後、第 1 の樹脂体 32 または第 2 の樹脂体 33 を再度切断する必要もなく、高周波試験を実施する。この場合でも、クロストークによる干渉は発生しない。

【0038】以上、本発明の具体的な実施例の図示に就いて説明したが、本発明は実施例に制限されるものではない。その他の如何なる本発明の主旨および技術において成しうる同等効果の変化と修飾は、特許請求の範囲に含まれる。

【0039】

【発明の効果】以上に説明したように、本発明によれば、半導体装置において、チップ載置用の基板を不要としたので、半導体装置全体の厚さを薄くすることができると共に、半導体装置と外部の装置とを電気的接続するための導電部材の端部を平坦面にし、この端部の平坦面を半導体素子の被覆体の外側表面と同一平面になるようにしたので、接続端子となる導電部材が半導体装置の表面から突出する部分がなく、半導体装置を外部装置に表面実装した場合の全体の高さが低くなる。さらに上述の導電部材の端部を平坦面にしたことは、外部装置に表面実装する場合に各接続点の電気的接続が確保され、接続不良を著しく低減する効果がある。

【図面の簡単な説明】

【図 1】本発明の実施の形態 1 における半導体装置の断面図である。

【図 2】本発明の実施の形態 1 における半導体装置の第 2 の樹脂体上に放熱シートを付加した場合の断面図である。

【図 3】本発明の実施の形態 2 における半導体装置の断面図である。

【図 4】本発明の実施の形態 2 における半導体装置の製造方法の工程を示す説明図である。

【図 5】本発明の実施の形態 2 における半導体装置の製造方法の工程を示す説明図である。

【図 6】本発明の実施の形態 2 における半導体装置の製造方法の工程を示す説明図である。

【図 7】本発明の実施の形態 2 における半導体装置の製造方法の工程を示す説明図である。

【図 8】本発明の実施の形態 2 における半導体装置の製造方法の工程を示す説明図である。

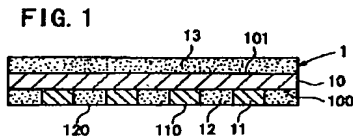
【図 9】本発明の実施の形態 2 における半導体装置の製造方法の工程を示す説明図である。

【図 10】本発明の実施の形態 2 における半導体装置の製造方法の工程を示す説明図である。

【符号の説明】

1、2、3…半導体装置  
10、20…チップ  
30…ウエハー  
100、200、300…作用面  
101、301…非作用面  
11…接続パンプ  
110、210、310…端部  
12、22、32…第 1 の樹脂体  
120、220、320…外側表面  
13、33…第 2 の樹脂体  
14…放熱シート  
21、31…半田ボール  
P…研磨機

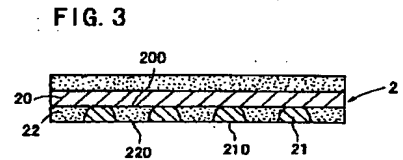
【図 1】



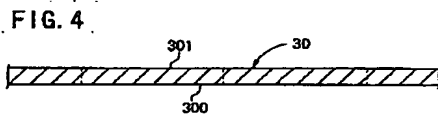
【図 2】



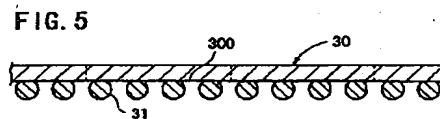
【図 3】



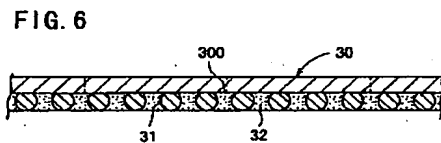
【図 4】



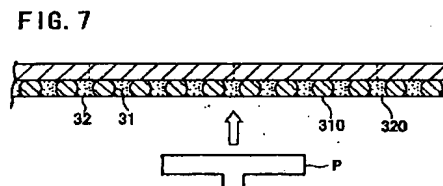
【図 5】



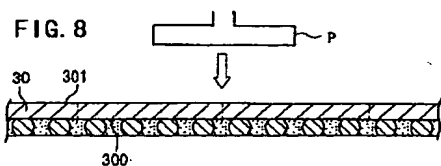
【図 6】



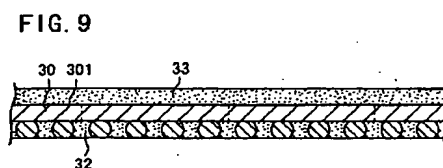
【図 7】



【図 8】



【図 9】



【図 1 0】

FIG. 10

